



AH

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08297689 A**

(43) Date of publication of application: 12.11.96

(51) Int. Cl. **G06F 17/50**
H01L 21/82
H01L 27/04
H01L 21/822

(21) Application number: 07102623

(22) Date of filing: 26.04.95

(71) Applicant: **HITACHI LTD HITACHI PROCESS
COMPUT ENG INC**

(72) Inventor: **YOKOTA TAKAHIRO
KAWAMURA TOSHIAKI
SONODA HIDEAKI
YAMAMOTO TETSUYA
ISHII MICHIO
OZAWA SHUICHI**

(54) METHOD AND DEVICE FOR SUPPORTING DESIGN OF COUNTERMEASURE AGAINST NOISE

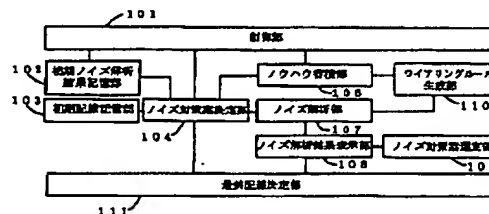
noise analysis result display part 108, a final wiring decision part 111 performs final wiring.

COPYRIGHT: (C)1996,JPO

(57) Abstract:

PURPOSE: To reduce time required for checking the plants of countermeasures by eliminating repeated work due to trial and error by displaying results of noise analysis in the form of matrix and selecting an optimum countermeasure out of them.

CONSTITUTION: A noise countermeasure plan retrieval part 104 retrieves the countermeasure plants considered from wiring information from an initial wiring storage part 103 or from noise countermeasure know-how from a know-how storage part 106 corresponding to a signal communicated from a connection part 101. A noise analysis part 107 performs noise analysis due to wiring according to the countermeasure plan retrieved by the noise countermeasure plan retrieval part 104 and stores the result. A noise analysis result display part 108 displays the results of analysis in the noise analysis result storage part 107 on a screen in the form of matrix. A noise countermeasure plan selection part 109 selects the optimum countermeasure plan out of the countermeasure plans displayed on the screen and according to the countermeasure plan selected on the



(54) [Title of the Invention] NOISE COUNTERMEASURE DESIGN
ASSISTING METHOD AND APPARATUS THEREOF

(57) [Summary]

[Purpose] Execute a noise countermeasure after wiring on a substrate quickly so as to reduce time consumed in the countermeasure.

[Construction] After initial phase substrate wiring design according to CAD data is completed, noise analysis is carried out based on that CAD data. Then, a signal, which is a problem, is determined from the analysis result and a noise trouble countermeasure plan for that signal is retrieved. Then, the noise analysis is carried out again following the wiring in that noise countermeasure plan. Re-wiring design, which substitutes for the aforementioned initial phase substrate wiring design, is executed from a result of this noise analysis and then, the result of the noise analysis and a result of the re-wiring design are displayed on a screen.

[Scope of Claim for a Patent]

[Claim 1] A noise countermeasure design assisting method comprising: carrying out noise analysis based on initial phase substrate wiring after said initial phase substrate wiring is designed; determining a signal which is a problem from the analysis result and retrieving a noise trouble countermeasure plan for said signal; carrying out noise analysis again about all wirings in said noise countermeasure plan; conducting

re-wiring design which substitutes for said initial phase substrate wiring design from a result of said noise analysis; and displaying said noise analysis and a result of the re-wiring design.

[Claim 2] A noise countermeasure design assisting method as claimed in claim 1 wherein said display is carried out for each of the noise trouble countermeasure plans.

[Claim 3] A noise countermeasure design assisting method as claimed in claim 1 wherein the noise analysis to be carried out after the initial phase substrate wiring design is conducted based on CAD data used for said initial phase substrate wiring design.

[Claim 4] A noise countermeasure design assisting apparatus comprising: means for carrying out noise analysis based on initial phase substrate wiring after said initial phase substrate wiring is designed; means for determining a signal which is a problem from the analysis result and retrieving a noise trouble countermeasure plan for said signal; means for carrying out noise analysis again about all wirings in said noise countermeasure plan; means for conducting re-wiring design which substitutes for said initial phase substrate wiring design from a result of said noise analysis; and means for displaying said noise analysis and a result of the re-wiring design.

[Claim 5] A noise countermeasure design assisting apparatus comprising: problematic signal determining means for determining a problematic signal from noise analysis result

after initial phase substrate wiring design; initial phase wiring storage means for storing data of initial phase wiring; know-how accumulating means for accumulating know-hows for advising noise trouble countermeasure plan; noise countermeasure retrieving means for retrieving a countermeasure for a problematic signal; noise analysis means for carrying out noise analysis following wirings in the noise countermeasure plan; wiring rule generating means for generating wiring rule used for wiring from noise countermeasure know-how and noise analysis result; noise analysis result displaying means for displaying a result of the analysis; noise countermeasure plan selecting means for selecting an optimum countermeasure plan out of the countermeasure plans displayed in the form of matrix; and final wiring determining means for determining wiring following a selected final countermeasure plan.

[Claim 6] A noise countermeasure design assisting apparatus comprising, in place of the noise analysis result displaying means of claim 5, a means for determining final wiring plan by when a noise countermeasure plan is determined, displaying the countermeasure plan, selecting a countermeasure considered optimum from them, carrying out noise analysis following a selected countermeasure plan, displaying an analysis result thereof, determining whether or not the countermeasure should be adopted by seeing the result, following the countermeasure if it is adopted, and if it is not adopted, considering other countermeasure plan.

[Claim 7] A noise countermeasure design assisting apparatus wherein the noise countermeasure plan retrieving means of claim 5 places wiring actually following the noise countermeasure know-how, considers the countermeasure plan, and determines a noise countermeasure plan by carrying out the wiring not with actual wiring length but with Manhattan length.

[Claim 8] A noise countermeasure design assisting apparatus wherein the noise analysis result displaying means of claim 5 carries out noise analysis for each noise countermeasure plan, displays its result (reflection, cross-talk, delay) on a CAD screen in the form of matrix, displays a noise specified value at the same time and indicates an error for a noise exceeding the specified value.

[Claim 9] A noise countermeasure design assisting apparatus wherein the noise analysis result displaying means of claim 5 comprises means for selecting a countermeasure plan from a result of analysis of signals displayed in the form of matrix, displaying a pattern diagram showing wiring condition and wiring route of that signal and waveform of the analysis result at the same time and evaluating a correlation between the content of a countermeasure and noise analysis result visually.

[Claim 10] A noise countermeasure design assisting apparatus wherein the know-how accumulating means of claim 5 automatically accumulates a countermeasure plan in which noise falls within a specified value by determining from an analysis result of the noise countermeasure in a know-how accumulating portion, and increases the know-how about the noise

countermeasure while leaving history of the analysis result.

[Claim 11] A noise countermeasure design assisting apparatus wherein the wiring rule generating means of claim 5 manages accumulated know-hows and countermeasure plans analyzed up to now and provides wiring restriction information (wiring rule), the wiring rule providing recommended wiring for wiring of each device and further an allowable range of wiring which falls within noise specified value.

[Claim 12] A noise countermeasure design assisting apparatus wherein the wiring rule generating means of claim 5 retrieves a wiring similar to wiring carried out at initial phase wiring stage from the know-how accumulating portion and the wiring rule accumulating portion and if there is a similar wiring, uses noise analysis result accumulated in the know-how accumulating portion and the wiring rule accumulating portion without carrying out actual noise analysis, so as to omit noise evaluation on the wiring at the initial phase wiring stage.

[Detailed Description of the Invention]

[0001]

[Industrial Field of the Invention] The present invention relates to countermeasure for noise trouble after wiring on a printed wiring board is finished, and more particularly to a noise countermeasure design assistance method and apparatus preferable for advising a noise trouble countermeasure plan from the side of CAD used for printed wiring board design and noise analyzing simulator and determining an optimum plan from those.

[0002]

[Prior Art] Upon manufacturing the printed wiring board, noise trouble countermeasure must be considered. Although the noise mentioned here includes reflection generated on a transmission line, cross-talk, ringing and the like, here, a typical reflection, that is, cross-talk will be explained. The "reflection" is a noise, which is generated when time taken for electric signal to reciprocate through wire is longer than rise time and fall time. The "cross-talk" is a noise generated by being induced in a line running nearby by a signal propagated through a line. The cross-talk noise is increased in parallel to signal rise time, fall time and a distance in which lines runs in parallel to each other.

[0003] In wiring laid out on a substrate, noise may be generated due to unmatching of characteristic impedance of wiring, which is caused depending on wiring length, wiring layer and wiring route or if an interval between adjacent wires is too short or if propagation time used for reciprocation through wiring is longer than rise time or fall time of waveform or other reason, thereby leading to an erroneous operation of a circuit. Because in recent years, the velocity of a device for use in a printed wiring board has been increased, the density thereof has been also increased and wiring density has been intensified, noise problem, which is generated by such trend, has been also increased.

[0004] In a conventional noise analysis, after wiring is placed, noise analysis is carried out with a noise analyzing simulator

and its result is sent to a circuit designer, so that he considers a countermeasure plan for a signal which is regarded as a problem. Then, the wiring is changed or re-analyzed following that countermeasure plan. However, if the aforementioned method is applied, there is no communication between an operator who changes the wiring and the designer who considers the countermeasure plan. Thus, an optimum countermeasure may not be taken and trial/error is repeated by carrying out wiring changes many times. Consequently, a large amount of time is consumed for noise countermeasure.

[0005] In such a condition, a noise countermeasure, which does not need to be considered repeatedly because it is an optimum countermeasure, has been demanded in trouble countermeasure work after noise analysis. In recent years, with prevailing of printed wiring board design and various kinds of simulators, the noise problem can be evaluated prior to production of the printed wiring board. However, because even if any noise problem is found, a countermeasure for it is carried out by human labor, wiring change and consideration of the countermeasure plan are carried out repeatedly through trial/error, so that a large amount of processes are needed to obtain an optimum wiring corresponding to recently increased velocity and density and reduced size of the printed wiring board.

[0006] The simulator capable of evaluating the noise problem, mentioned here refers to a simulator capable of analyzing noise (reflection, cross-talk, ringing, ..), which is generated on a transmission line prevailing in the market.

[0007] Fig. 11 shows a procedure for wiring on a printed wiring board including the conventional noise analysis. According to this procedure, first, an operator carries out initial phase substrate wiring design following a wiring instruction from a designer. At this time, depending on the case, the wiring cannot be achieved as instructed because of pin density on the substrate, quantity of nets, arrangement of parts and the like. Further, if any instruction on wiring is not given, the wiring may be often placed with wiring ratio (T-branch wiring, wiring with load distributed, long wiring) regarded with precedence, so that the noise problem is likely to be generated.

[0008] After the initial phase wiring is finished, initial phase analysis on noise in actual wiring is carried out following a wiring result and an analysis result (waveform output, noise value list) is sent to a logic designer, who verifies the analysis result. The designer verifies the noise analysis result according to criterion value of the design, searches for a cause of a problematic signal and considers an appropriate countermeasure plan. Although the operator changes the wiring following a countermeasure plan sent from design stage, that countermeasure plan is not configured taking into account actual wiring condition and the like. Therefore, if wiring is placed following the actual countermeasure plan, the wiring may be different from an intention of the design stage. After this wiring change, noise analysis is carried out again for the problematic signal and its analysis result is sent to the logic designer. The designer checks the result of the re-analysis

according to the criterion value of the design. If all check items pass, the processing proceeds to production of the substrate and if there is found a signal, which is a problem, again, the countermeasure plan is considered again.

[0009] The above-described steps are the conventional procedure. The noise countermeasure work is carried out repeatedly depending on the wiring change and trial/error in consideration on the countermeasure plan.

[0010] As a conventional technology relating to the noise countermeasure, for example, Japanese Patent Application Laid-Open No.HEI3-67371, Japanese Patent Application Laid-Open No.HEI5-334393 and the like have been already proposed.

[0011]

[Problem to be solved by the Invention] As described above, the operator and the logic designer work in independent their own worlds. For the reason, in the wiring work, the wiring is not placed taking into account noise problem and wiring ratio is taken with precedence. Likewise, the designer does not pay attention to wiring condition and tends to work by taking precedence on logic. Because the wiring work and the analysis work are separated and consideration on a countermeasure plan and wiring change are executed alternately repeatedly, there is a problem that the wiring change work is not completed in a short time.

[0012] For example, the initial phase wiring and analysis waveform, which are regarded as problems, will be described with reference to Fig. 10. If an operator intends to place wiring

to the points A, B, C in the shortest route as indicated in Fig. 10(a), its noise analysis result is a diffraction waveform shown in Fig. 10(b), so that reflection noise is generated near "Low" threshold.

[0013] The threshold mentioned here refers to a threshold value of voltage when a device determines "Low" or "High" from input voltage and when the input voltage rises from 0V and passes over the threshold level of "High", it determines "High". If the input voltage drops from 5V and passes over the threshold level of "Low", it determines "Low". For the reason, a reflection generated near the threshold level may likely introduce to misjudgment on "Low" or "High", thereby leading to an erroneous operation.

[0014] On the other hand, the logic designer dispatches an instruction of adding an AC terminal end simply as a countermeasure for reflection without considering the wiring condition (see Fig. 10(c)). Following this instruction, the operator adds the AC terminal end after the point C with the shortest route. A result of the analysis thereof is expressed with waveform shown in Fig. 10(d), which indicates that reflection is generated again despite the taken countermeasure. The reason is why because B, which is a first load, is placed near A, reflection from C is returned to B. This problem is solved finally by making wiring length from point A to point B equal to wiring length from point A to point C, so that the reflection disappears as shown in Fig. 10(h).

[0015] According to such an operation by trial/error,

countermeasure plans shown in Figs. 10(c), (e), (g) are introduced at the stage of the initial phase wiring of Fig. 10(a) and at the same time, noise analysis is carried out. If respective noise analysis results are already known, this operation is not necessary.

[0016] An object of the present invention is to provide a noise countermeasure design assisting method and apparatus thereof, in which by advising an optimum countermeasure plan for a signal, which is a problem, and a noise analysis result from the side of CAD system and noise analyzing simulator, without notifying a designer of that signal, which is a problem at the time of noise analysis, after the initial phase substrate wiring design is completed, repetitive works by trial/error are eliminated, so that even an operator inexperienced in design skill can cope with the noise problem.

[0017]

[Means for solving the Problem] The above-described object is achieved by retrieving a countermeasure plan depending on the kind of a signal, which is a problem in the noise analysis result carried after the initial phase wiring, wiring condition and wiring route, carrying out all noise analyses in that countermeasure plan, displaying these noise analysis results (reflection, cross-talk, delay) in the form of matrix, and selecting an optimum countermeasure from them.

[0018]

[Operation] By advising countermeasure plans for the noise problem at the initial phase wiring stage and then selecting

an optimum countermeasure from those, turn-back operation induced by repeating countermeasure plan consideration and wiring change can be eliminated and further, time for the designer to consume for consideration of the countermeasure plan can be reduced.

[0019]

[Embodiments] Hereinafter, the embodiment of the present invention will be described in detail with reference to the accompanying drawings. Fig. 1 is a configuration diagram of a noise countermeasure design assisting apparatus according to the embodiment of the present invention. An initial wiring storage portion 103 stores wiring information of initial phase and an initial noise analysis result storage portion 102 stores a result (reflection, cross-talk, delay) of noise analysis carried out according to the wiring information in the initial wiring storage portion 103. A know-how accumulating portion 106 accumulates a basic noise countermeasure method and know-how obtained from a result of analysis carried out up to then. A control portion 101 detects a signal in which noise exceeds a predetermined value from the initial phase noise analysis result, notifies a noise countermeasure determining portion 104 thereof and registers it in the know-how accumulating portion 106 as a new know-how.

[0020] The noise countermeasure determining portion 104 retrieves a countermeasure plan which can be considered from wiring information from the initial wiring storage portion 103 and noise countermeasure know-how from the know-how

accumulating portion 106 to meet a signal sent from the control portion 101. A noise analyzing portion 107 analyzes noise from wiring following a countermeasure plan retrieved by the noise countermeasure determining portion 104 and memorizes its result. A wiring rule generating portion 110 generates wiring rule from know-how from the know-how accumulating portion 106 or analysis result from the noise-analyzing portion 107.

[0021] A noise analysis result-indicating portion 108 indicates an analysis result of the noise-analyzing portion 107 on a matrix-like screen thereof. Fig. 2 shows a concrete example of the representation content of this noise analysis result-indicating portion 108. In Fig. 2, the axis of ordinate expresses noise countermeasure plans and the axis of abscissa expresses a noise analysis result and specified value. The noise analysis result and specified value on the axis of abscissa represents reflection, cross-talk and delay and finally, indicates whether or not each of them exceeds its specified value. A noise countermeasure plan selecting portion 109 selects an optimum countermeasure plan from countermeasure plans indicated on the screen and a final wiring determining portion 111 carries out final wiring following a countermeasure plan selected by the noise analysis result indicating portion 108.

[0022] Fig. 3 is a flow chart showing operating steps of the noise analysis design assisting apparatus shown in Fig. 1. After initial phase substrate wiring design is completed, noise analysis is carried out about that wiring. Whether or not there is any noise exceeding a predetermined noise specified value

in that analysis result is investigated (step 200) and if there is not any noise exceeding the predetermined value, immediately production of printed wiring board is started. If there is any noise exceeding the predetermined value, countermeasure operation is started.

[0023] If noise exceeds its predetermined value, processing proceeds to step 201 of determining the kind of noise, in which the kind of noise (reflection, cross-talk, delay) is determined for a signal in which noise exceeds its specified value. As for the method for distinguishing the kind of noise, as shown in Fig. 4, noise, which is generated at rise portion or fall portion of a signal, is regarded as reflection, while noise, which is generated at a stable portion of "Low" or "High", is regarded as "cross-talk".

[0024] For a signal distinguished depending on the kind of noise and the kind of the signal, wiring is changed following an order of noise countermeasure know-how so as to determine all possible countermeasure plans. Step 202 is a step for taking a countermeasure for "reflection". The consideration order for the countermeasure is wiring order change, wiring route change (concentrated load, equal-length wiring, T-branch wiring), terminal, dummy load and load division. Step 203 is a step for taking a countermeasure for "cross-talk". The consideration order for the countermeasure is enlarging an interval between adjacent lines, changing wiring route (shortening parallel wire length), blunting rise and fall of a line which generates the cross-talk noise, placing a ground line between, and shifting

timing. Step 204 is a step for taking a countermeasure for "delay". The consideration order for the countermeasure is changing the wiring length (corresponding to timing), changing wiring order, and reviewing timing. By carrying out these countermeasure considerations, all noise countermeasure plans are introduced.

[0025] After steps 202, 203, 204, the processing proceeds to step 205, in which noise analysis on the introduced countermeasure plan is carried out. In next step 206, a result (reflection, cross-talk, delay) of noise analysis on the countermeasure plan, specified value for each noise and a result of synthetic determination are displayed on the screen in the form of matrix. Then, in step 207, from the result of the noise analysis displayed on the screen, an optimum countermeasure plan is selected and then, final wiring change is carried out.

[0026] An operation of the aforementioned noise analysis design assisting apparatus will be described with reference to an example of Fig. 10. In this circuit, receivers B, C are connected to a driver A and Fig. 10a shows an initial phase wiring. The wires are placed in order of A, B, C through the shortest route and there is no problem in the wiring. If this is subjected to noise analysis, as indicated with noise analysis waveform in Fig. 10(b), reflection occurs near Lth (Low threshold), thereby leading to an error in operation. As a result, noise countermeasure is determined to be necessary and then, the processing proceeds to noise countermeasure work. If the processing proceeds to the noise countermeasure work, first,

the kind of the noise is distinguished.

[0027] In case of this signal, the noise is determined to be "reflection" because it occurs at a falling portion. A corresponding countermeasure plan is considered according to a following countermeasure-taking order in the countermeasure know-how about reflection.

(1) First, the wiring order is changed and the wires are placed in the order of A, C, B. However, because the wiring length is longer than the initial wiring of Fig. 10(a) and the reflection does not disappear, this wiring is not adopted.

[0028] (2) Next, The wiring route is changed (concentrated wiring, equal length wiring). However, in the concentrated wiring, it is impossible to make B and C more closer than the initial phase wiring from the component mounting position. Also, in the equal length wiring, by placing wires from A to B, and the middle of C, and to B and C therefrom, the equal length wiring are completed, but it does not employed because a reflection still exists from a noise analysis result.

[0029] (3) Next, a terminal end is added. As shown in Fig. 10®, an AC terminal end is added after C. As a result, the reflection is improved to some extent and therefore, this is adopted as a candidate for the countermeasure plan. Although at this time, wiring from C to the AC terminal end is carried out in the shortest route, cross-talk noise increases because this is a parallel line. As its countermeasure plan, a countermeasure plan diagram, in which the parallel line length is shortened by changing the wiring route from C to the AC terminal end, is

adopted as a candidate for the countermeasure plan.

[0030] (4) Next, equal length wiring and terminal end addition are carried out and as shown in Fig. 10(g), the AC terminal end is added after the equal length wiring. As a result, the reflection vanishes completely and then, this is adopted as a candidate for the countermeasure plan.

(5) Finally, load is dispersed and consequently, it is dispersed to A, B and A', B'. Because the reflection does not vanish as a result of noise analysis, this is not adopted. In the above-described procedure, a candidate for the countermeasure plan for a noise problem in the circuit of Fig. 10(a) is determined.

[0031] Likewise, countermeasure plans for cross-talk and delay are also considered in the following procedure.

[Procedure for consideration of the countermeasure plan for cross-talk noise]

- (1) Widen an interval between adjacent lines.
- (2) Change wiring route and shorten the length of lines parallel.
- (3) Blunt rise and fall times of line in which the cross-talk is generated.
- (4) Place a ground line between lines.
- (5) Shift use timing.

[0032] [Procedure for consideration of countermeasure for delay]

- (1) Shorten the wiring length to suppress delay.
- (2) Change the wiring order to suppress the delay.

[0033] The above-described consideration on the noise

countermeasure is carried out for all signals, which are regarded as noise problem and the countermeasure plan and a result of the noise analysis are indicated in the form of matrix. As this analysis result, results of analysis about cross-talk and delay as well as reflection are indicated and an influence thereof to other noise by the countermeasure for the reflection is evaluated synthetically. Fig. 5 shows a result of noise analysis carried out according to a countermeasure plan considered previously as well as initial phase analysis.

[0034] In the terminal end countermeasure route 1 of Fig. 10, O.S (over-shoot) drops from 5.2V to 5.1V while U.S (under-shoot) drops from 1.0V to 0.7V. However, cross-talk rises from 0.3V to 0.6V while delay is increased from 2.0ns to 3.0ns and cross-talk exceeds its predetermined value.

[0035] In the AC terminal end countermeasure route 2, O.S drops from 5.2V to 5.1V while cross-talk drops from 0.3V to 0.2V and delay is increased from 2.0ns to 3.5ns. Although U.S drops from 1.0V to 0.8V, this is the same as the predetermined value, and U.S exceeds its predetermined value.

[0036] In case of equal length wiring and AC terminal end, O.S, cross-talk and delay all drop as well as U.S drops from 0.8V to 0.0V, all are within their predetermined values. As a result, finally, an optimum countermeasure plan for the equal length wiring and AC terminal end are adopted from three noise countermeasure plans of ECLK, based on a determination of designer and wiring is changed following this plan.

[0037] Although in the aforementioned noise countermeasure work

noise analysis is carried out at the same time as consideration on the countermeasure plan, an adopted countermeasure plan is displayed on the screen in Fig. 5. The designer selects one of them and carries out noise analysis about only that countermeasure plan, and then, determines whether or not that countermeasure plan is adopted as a final countermeasure plan from a result of the analysis. Consequently, wiring changes to be conducted for all adopted countermeasure plans can be omitted thereby making it possible to reduce the noise countermeasure consideration time.

[0038] Although in the aforementioned noise countermeasure work, actually wiring is changed according to a countermeasure plan and noise analysis is conducted under that actual wiring length, wiring length (see Fig. 6) is calculated based on Manhattan length between respective devices without conducting wiring change and then, noise analysis is carried out. Consequently, actual wiring changes to be conducted for all adopted countermeasure plans and noise analysis time under actual wiring can be omitted, thereby making it possible to reduce noise countermeasure consideration time.

[0039] A noise countermeasure plan is selected from noise countermeasure plans displayed in the form of matrix as shown in Fig. 7 and its pattern diagram and a waveform of its analysis result are displayed at the same time, so that wiring route and wiring condition are verified and further, a correlation between noise countermeasure plan and noise analysis result can be evaluated visually.

[0040] When considering noise countermeasure plans, know-hows accumulated in the know-how accumulating portion is utilized. At this time, a wiring rule (wiring rule) for each device is provided by summarizing countermeasure plans obtained from the accumulated know-hows and analysis result. At this time, by providing an allowable range of wiring in which noise falls, it is possible to prevent the same problem from occurring repeatedly and provide a person having no knowledge about noise with an advice.

[0041] Before the initial phase wiring is carried out, as shown in Fig. 9, whether or not there is a similar wiring in the know-how accumulating portion or wiring rule portion is retrieved according to the type of a device to be placed, position of the device and wiring order. If there is a similar wiring, by presenting a previous noise analysis result or a wiring result, it is possible to carry out wiring considering noise at the stage of the initial phase wiring, so that the noise problem after wiring can be eliminated.

[0042]

[Effect of the Invention] According to the present invention, noise analysis is carried out after the initial phase substrate wiring design and if there is any problem in the noise analysis, appropriate countermeasure plans are proposed as advice and an optimum countermeasure of them is carried out. As a result, the wiring is changed and the quantity of repetitive steps for taking trial countermeasure against noise can be reduced, thereby leading to reduction of noise analysis time. Further,

by accumulating know-hows obtained by noise analysis, design rule is established and then, by conducting the initial phase wiring following this wiring rule, wiring design considering the noise can be achieved.

[Brief Description of the Drawings]

[Fig. 1] Fig. 1 is a block structure diagram of a noise countermeasure design assisting apparatus according to an embodiment of the present invention.

[Fig. 2] Fig. 2 is a diagram showing a noise analysis result of the countermeasure plan of the embodiment shown in Fig. 1, in the form of matrix.

[Fig. 3] Fig. 3 is a flow chart showing an operating procedure of the embodiment shown in Fig. 1.

[Fig. 4] Fig. 4 is a diagram for explaining a method for distinguishing noises (reflection, cross-talk).

[Fig. 5] Fig. 5 is a diagram for explaining a noise analysis method for specifying a countermeasure plan of the embodiment shown in Fig. 1.

[Fig. 6] Fig. 6 is a diagram for explaining Manhattan length of the embodiment shown in Fig. 1.

[Fig. 7] Fig. 7 is a diagram for explaining a method for displaying a pattern, analysis result and analysis waveform for specifying a countermeasure plan of the embodiment shown in Fig. 1.

[Fig. 8] Fig. 8 is a diagram for explaining the content of wiring rule in the embodiment shown in Fig. 1.

[Fig. 9] Fig. 9 is a diagram for explaining a method for

displaying a noise analysis result of a similar wiring before initial phase wiring and wiring result in the embodiment shown in Fig. 1.

[Fig. 10] Fig. 10 is a diagram showing an example of the initial phase wiring and noise analysis result.

[Fig. 11] Fig. 11 is a flow chart showing a conventional processing procedure for noise analysis.

[Description of Reference Numerals]

101: control portion, 102: initial noise analysis result storage portion, 103: initial wiring storage portion, 104: noise countermeasure determining portion, 106: know-how accumulating portion, 107: noise analyzing portion, 108: noise analysis result indicating portion, 109: noise countermeasure plan selecting portion, 110: wiring rule generating portion, 111: final wiring determining portion

FIG.1

101: CONTROL PORTION
102: INITIAL NOISE ANALYSIS RESULT STORAGE PORTION
103: INITIAL WIRING STORAGE PORTION
104: NOISE COUNTERMEASURE DETERMINING PORTION
106: KNOW-HOW ACCUMULATING PORTION
107: NOISE ANALYZING PORTION
108: NOISE ANALYSIS RESULT INDICATING PORTION
109: NOISE COUNTERMEASURE PLAN SELECTING PORTION
110: WIRING RULE GENERATING PORTION
111: FINAL WIRING DETERMINING PORTION

FIG. 4

CROSS-TALK
REFLECTION

FIG. 6

MANHATTAN LENGTH BETWEEN A AND B

FIG. 3

INITIAL PHASE SUBSTRATE WIRING DESIGN
NOISE IS WITHIN A SPECIFIED VALUE?
PRODUCTION OF PRINTED WIRING BOARD
201/ KIND OF NOISE
202/ CONSIDERATION ON NOISE COUNTERMEASURE PLAN
* CHANGE WIRING ORDER
* CHANGE WIRING ROUTE (CONCENTRATED LOAD, EQUAL LENGTH WIRING,

T-BRANCHED WIRING

- * ADDITION OF TERMINAL END
- * ADDITION OF DUMMY LOAD
- * LOAD DISPERSION

203/ CONSIDERATION ON NOISE COUNTERMEASURE PLAN

- * WIDEN AN INTERVAL BETWEEN ADJACENT LINES
- * CHANGE WIRING ROUTE (SHORTEN THE LENGTH OF PARALLEL WIRING)
- * BLUNT RISE TIME AND FALL TIME OF LINE WHICH GENERATES

CROSS-TALK

- * PLACE A GROUND LINE BETWEEN
- * SHIFT TIMING

204/ CONSIDERATION ON NOISE COUNTERMEASURE PLAN

- * CHANGE WIRING LENGTH
- * CHANGE WIRING ORDER
- * REVIEW TIMING

205/ NOISE ANALYSIS

206/ DISPLAY OF NOISE ANALYSIS RESULT

207/ DETERMINE FINAL WIRING

REFLECTION

DELAY

FIG. 8

WIRING RULE 1

ALLOWABLE RANGE

WIRING RULE 2

ALLOWABLE RANGE

FIG. 9

PRIOR TO INITIAL PHASE WIRING

SIMILAR WIRING (KNOW-HOW ACCUMULATING PORTION)

REFLECTION ANALYSIS VALUE

SPECIFIED VALUE

CROSS-TALK ANALYZED VALUE

SPECIFIED VALUE

DELAY ANALYZED VALUE

SPECIFIED VALUE

FIG. 10

INITIAL PHASE ANALYSIS

AC TERMINAL END ROUTE 1

ADDITION OF AC TERMINAL END

AC TERMINAL END ROUTE 2

ADDITION OF AC TERMINAL END

EQUAL LENGTH WIRING + AC TERMINAL END

EQUAL LENGTH WIRING

FIG. 11

INITIAL PHASE SUBSTRATE WIRING DESIGN

NOISE INITIAL PHASE ANALYSIS

EVALUATION OF ANALYSIS RESULT

NOISE IS BELOW A SPECIFIED VALUE?

PRODUCTION OF PRINTED WIRING BOARD

CONSIDERATION ON NOISE COUNTERMEASURE PLAN

CHANGING WIRING

RE-ANALYSIS OF NOISE

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-297689

(43) 公開日 平成8年(1996)11月12日

(51) Int.Cl. ^a	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 17/50			G 0 6 F 15/60	6 5 8 V
H 0 1 L 21/82			H 0 1 L 21/82	C
27/04			27/04	H
21/822				

審査請求 未請求 請求項の数12 O L (全 11 頁)

(21) 出願番号 特願平7-102623

(22) 出願日 平成7年(1995)4月26日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233158

日立プロセスコンピュータエンジニアリング株式会社

茨城県日立市大みか町5丁目2番1号

(72) 発明者 横田 陸弘

茨城県日立市大みか町五丁目2番1号 日立プロセスコンピュータエンジニアリング株式会社内

(74) 代理人 弁理士 秋本 正実

最終頁に続く

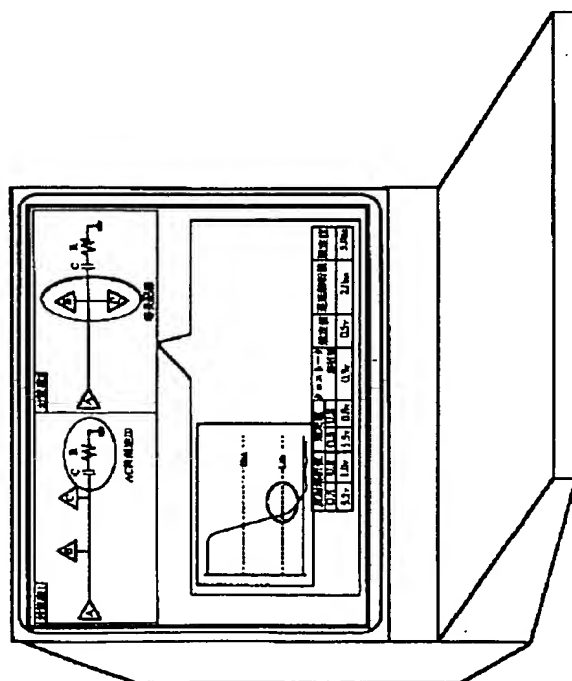
(54) 【発明の名称】 ノイズ対策設計支援方法及びその装置

(57) 【要約】

【目的】 基板配線後のノイズ対策を迅速に行い、対策時間の短縮を図る。

【構成】 CADデータによる初期基板配線設計後に該CADデータに基づいてノイズ解析を行い、該解析結果から問題となる信号を決定して該信号におけるノイズ不良対策案を検索し、このノイズ対策案の配線に従って再度ノイズ解析を行い、このノイズ解析の結果から前記の初期基板配線設計に代わる再配線設計を行い、ノイズ解析の結果と再配線設計結果とを画面に表示する。

[図5]



【特許請求の範囲】

【請求項1】 初期基板配線設計後に該初期基板配線に基づいてノイズ解析を行い、該解析結果から問題となる信号を決定して該信号におけるノイズ不良対策案を検索し、該ノイズ対策案全ての配線に従って再度ノイズ解析を行い、該ノイズ解析の結果から前記初期基板配線設計に代わる再配線設計を行い、前記のノイズ解析と再配線設計の結果とを画面に表示することを特徴とするノイズ対策設計支援方法。

【請求項2】 請求項1において、前記の表示は、ノイズ不良対策案毎に行うことを特徴とするノイズ対策設計支援方法。

【請求項3】 請求項1において、初期基板配線設計後に行われるノイズ解析は、初期基板配線設計を行ったCADデータに基づき行うことを特徴とするノイズ対策設計支援方法。

【請求項4】 初期基板配線設計後に該初期基板配線に基づいてノイズ解析を行う手段と、該解析結果から問題となる信号を決定して該信号におけるノイズ不良対策案を検索する手段と、該ノイズ対策案の配線に従って再度ノイズ解析を行い該ノイズ解析の結果から前記初期基板配線設計に代わる再配線設計を行う手段と、前記のノイズ解析と再配線設計の結果とを画面に表示する手段とを備えることを特徴とするノイズ対策設計支援装置。

【請求項5】 初期基板配線設計後のノイズ解析結果から問題となる信号を決定する問題信号決定手段と、初期配線のデータを保存する初期配線保存手段と、ノイズ不良対策案をアドバイスするノウハウを蓄えるノウハウ蓄積手段と、問題となる信号の対策案を検索するノイズ対策案検索手段と、ノイズ対策案の配線に従いノイズ解析を行うノイズ解析手段と、ノイズ対策ノウハウとノイズ解析結果から配線を行う際の配線規則を生成するワイヤリングルール生成手段と、解析した結果を表示するノイズ解析結果表示手段と、マトリックス状に表示された対策案の中から最適の対策案を選ぶノイズ対策案選定手段と、選ばれた最終対策案に従い配線を決定する最終配線決定手段を備えたことを特徴とするノイズ対策設計支援装置。

【請求項6】 請求項5のノイズ解析結果表示手段に代えて、ノイズ対策案が決定された時点でその対策案を表示し、その中から最良と思われる対策案を選択させ、選択された対策案に従いノイズ解析を行いその解析結果を表示し、その結果を見て対策を採用するか否かを決め採用されればその対策案に従い、採用されなければ別の対策案を検討することにより最終配線案を決定する手段を備えたことを特徴とするノイズ対策設計支援装置。

【請求項7】 請求項5のノイズ対策案検索手段は、ノイズ対策ノウハウに従い実際に配線を行い対策案を検討し、配線を実配線長でなくマンハッタン長にてノイズ対策案を決定することを特徴とするノイズ対策設計支援装

置。

【請求項8】 請求項5のノイズ解析結果表示手段は、ノイズ対策案毎にノイズ解析を行いその結果（反射、クロストーク、遅延）をマトリックス状にCAD画面上に表示し、同時にノイズ規定値も表示し、その規定値を超えるノイズに対してエラー表示も行うことを特徴とするノイズ対策設計支援装置。

【請求項9】 請求項5のノイズ解析結果表示手段は、マトリックス状に表示された信号の解析結果の中から1つの対策案を選び、その信号の配線状況、配線ルートを表わすパターン図と解析結果の波形表示を同時に表示し、対策内容とノイズ解析結果の相関関係をビジュアルに評価する手段を備えたことを特徴とするノイズ対策設計支援装置。

【請求項10】 請求項5のノウハウ蓄積手段は、ノイズ対策の解析結果からノイズが規定値に収まっている対策案について自動的にノウハウ蓄積部に蓄積し、ノイズ対策のノウハウを増やすと共に解析結果の来歴を残すことを特徴とするノイズ対策設計支援装置。

【請求項11】 請求項5のワイヤリングルール生成手段は、蓄積されたノウハウと今まで解析した対策案を統括しそこから各素子毎の配線制約情報（配線ルール）を提供し、この配線ルールは、各素子毎の配線において推奨配線を提供すると共に、ノイズ規定値に収まる配線の許容範囲も併せて提供することを特徴とするノイズ対策設計支援装置。

【請求項12】 請求項5のワイヤリングルール生成手段は、初期配線段階で行った配線に対しノウハウ蓄積部、配線ルール蓄積部に類似した配線を検索し、類似した配線があった場合には実際にノイズ解析を行わずノウハウ蓄積部、配線ルール蓄積部にあるノイズ解析結果を用いることにより初期配線段階で配線のノイズ評価を省略することを特徴とするノイズ対策設計支援装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はプリント基板配線作業後のノイズ不良対策に係り、特に、プリント基板設計で使したCAD及びノイズ解析シミュレータ側からノイズ不良対策案をアドバイスしその中から最適案を決定するのに好適なノイズ対策設計支援方法及びその装置に関する。

【0002】

【従来の技術】 プリント基板を製造する場合、ノイズ不良対策を考慮しなければならない。ここで言うノイズとは、伝送線路上に発生する反射、クロストーク、リング等があるが、ここでは、代表的な反射、クロストークについて説明する。「反射」とは、配線上を電気信号が往復する時間が信号の立上がり、立下がり時間に比べ長い場合に発生するノイズである。「クロストークノイズ」とは、あるラインを伝搬する信号によって近くを走

るラインに誘起されて発生するノイズである。又、クロストークノイズは、信号の立ち上がり、立下がり時間、ライン同士が平行に走る距離によって増加してゆく。

【0003】基板上にレイアウトされた配線では、配線長、配線層、配線ルートによる配線の特性インピーダンス不整合、また、隣りの配線との間隔が短い場合や配線を往復する伝搬時間が波形の立ち上がり、立ち下がり時間より長い等の理由により、配線上でノイズが発生し、これが回路の誤動作の原因となる。近年の傾向として、プリント板に使用する素子の高速、高密度化、また、配線密度も上昇し、これにより発生するノイズ問題も増加している。

【0004】これまでノイズ解析は、配線後にノイズ解析シミュレータによりノイズ解析し、その結果を回路設計者に渡し、問題となる信号について対策案を検討してもらい、その対策案に従って配線変更や再解析するという手順をとるものであった。しかし、上記の方法では、配線変更を行うオペレータと、対策案を検討する設計者との間で意思の疎通が無く、最適の不良対策がされず、配線変更を何回も繰り返すという試行錯誤を繰り返すため、ノイズ対策に多大な時間を費やしていた。

【0005】このような状況のともで、ノイズ解析後の不良対策作業において、最適な不良対策による後戻りの無いノイズ対策が要望されてきている。近年、プリント基板設計CADや各種シミュレータの普及により、ノイズ問題をプリント基板製造前に評価できるようになってきている。しかし、ノイズ問題を見つけて出しても、それに対する対策は人手に頼っているため、配線変更と対策案検討を試行錯誤により繰り返し行われ、高速、高密度、小型化のプリント基板に対応して最適な配線を得るには、工数が多大にかかるという問題がある。

【0006】ここで言う、ノイズ問題を評価できるシミュレータとは、市場に流通している伝送線路上に発生するノイズ（反射、クロストーク、リングング、…）を解析できるシミュレータのことである。

【0007】図11は、従来のノイズ解析を含んだプリント基板配線手順である。この従来手順では、まずオペレータが設計者の配線指示に従い初期基板配線設計を行う。この時基板のピン密度、ネット数、部品の配置等により、配線指示通り配線できない場合がある。また、配線指示されていない配線については、ノイズよりも、配線率を優先した配線（T分岐配線、負荷が分散されて配線、長い配線）となり、ノイズ問題が発生しやすい配線となる。

【0008】初期配線後、配線結果に従い実配線のノイズ初期解析を行い解析結果（波形出力、ノイズ値リスト）を論理設計者に送り、解析結果の検証を行ってもらう。設計者は、ノイズ解析結果を設計の判定値により検証し、問題となった信号に対し原因を調査し対策案を検討する。オペレータは、設計からの対策案に従い配線変

更を行うが、対策案は配線状況等考慮したものではない為、実際に対策案に従い配線した場合、設計の意図と異なる配線となる場合がある。この配線変更後、問題となっていた信号に対し再度ノイズ解析を行い、解析結果を論理設計者に送る。設計者は、再解析結果を設計の判定値により再度検証する。これで全て合格となれば、基板の製造に移るが、再度問題となる信号があれば対策案を再び検討する。

【0009】以上が従来手順であり、ノイズ対策作業は、配線変更と対策案検討の試行錯誤により繰り返される。

【0010】尚、ノイズ対策に関連する従来技術として、例えば特開平3-67371号、特開平5-334393号等がある。

【0011】

【発明が解決しようとする課題】この様に、オペレータと論理設計者が各々自分の世界で作業をしている為、配線作業ではノイズを考慮した配線がなされず配線率優先の配線となり、また設計者は配線状況を考慮せず論理を優先した対策となっている。この様に配線作業と解析作業が切り離れており、対策案検討と配線変更が交互に繰り返されるため、配線変更作業が短時間で完了しないという問題がある。

【0012】例えば、問題となる初期配線と解析波形を、図10を例に説明する。初期配線で図10(a)に示されるように、オペレータがA、B、C点を最短で配線しようすると、ノイズ解析結果は図10(b)の解析波形となり、“Low”のスレッシュホールド付近で反射ノイズが発生する。

【0013】ここで言うスレッシュホールドとは、素子が入力電圧から“Low”、“High”を判断する際の電圧のしきい値であり、入力電圧が0Vから上がり“High”のスレッシュホールドレベルを超えた時点で“High”と判断し、入力電圧が5Vから下がり“Low”のスレッシュホールドレベルを超えた時点で“Low”と判断する。このため、スレッシュホールドレベル付近での反射は“Low”、“High”の判断を誤り、誤動作の原因となる。

【0014】一方、論理設計者は、この対策として、配線状況を考慮せずに、反射の対策として単純にAC終端を追加の指示を出す（図10(c)参照）。オペレータはこの指示に従い、C点の後に最短の配線でAC終端を追加する、解析結果は図10(d)の解析波形となり、対策したにもかかわらず再度反射が発生していることが判る。これは、第1負荷であるBがAの近傍に配線されている為、Cからの反射がBに戻っているためである。これらの問題は、最終的には、図10(g)の如く、A点からB点まで及びA点からC点までの配線長を同じにすることで解決され、図10(h)に示される如く反射は無くなる。

【0015】この様な試行錯誤による作業は、図10(a)の初期配線の段階で、同図(c)(e)(g)の対策案を導き出し、同時にノイズ解析を行って各々のノイズ解析結果が判っていれば、不要となる。

【0016】本発明の目的は、初期基板配線設計後のノイズ解析を行った際に問題となる信号を設計者に連絡するのではなく、問題となる信号の最適対策案とそのノイズ解析結果をCADシステム及びノイズ解析シミュレータ側からアドバイスすることにより、試行錯誤による繰り返し作業を無くし、更に設計技術が未熟なオペレータでもノイズ問題を対策できるノイズ対策設計支援方法及びその装置を提供することにある。

【0017】

【課題を解決するための手段】上記目的は、初期配線後のノイズ解析結果で問題となる信号の種類、配線状況、配線ルートから対策案を検索し、その対策案のノイズ解析を全て行い、このノイズ解析結果(反射、クロストーク、遅延)をマトリックス状に表示し、その中から最適の対策を選ぶことで、達成される。

【0018】

【作用】ノイズ問題の対策案を初期配線段階でアドバイスしその中から最適の対策を選ぶことにより、従来の対策案検討に比べて対策案検討と配線変更の繰り返しによる後戻り作業を無くすことができ、かつ設計者が対策案の検討に費やす時間を削除できる。

【0019】

【実施例】以下、本発明の一実施例を図面を参照して説明する。図1は、本発明の一実施例に係るノイズ対策設計支援装置の構成図である。初期配線記憶部103には初期の配線情報が格納されており、初期ノイズ解析結果保存部102には、初期配線記憶部103の配線情報に従いノイズ解析を行った結果(反射、クロストーク、遅延)が記憶されている。ノウハウ蓄積部106は、基本的なノイズ対策方法や今まで解析した結果から得られたノウハウを蓄積する。制御部101は、初期ノイズ解析結果からノイズが予め与えられた規定値を超える信号を探しそれをノイズ対策案決定部104に連絡したり、ノウハウ蓄積部106に新しいノウハウとして登録する。

【0020】ノイズ対策案検索部104は、制御部101から連絡された信号に対して初期配線記憶部103からの配線情報やノウハウ蓄積部106からのノイズ対策ノウハウから考えられる対策案を検索する。ノイズ解析部107は、ノイズ対策案決定部104で検索された対策案に従った配線によるノイズ解析を行いその結果を記憶する。ワイヤリングルール生成部110は、ノウハウ蓄積部106のノウハウやノイズ解析部107の解析結果から配線ルールを生成する。

【0021】ノイズ解析結果表示部108は、ノイズ解析結果記憶部107の解析結果をマトリックス状に画面上に表示する。このノイズ解析結果表示部108の表示

内容の一具体例を、図2に示す。図2は、縦軸にノイズ対策案、横軸にノイズ解析結果と規定値を取っている。横軸のノイズ解析結果と規定値は、反射、クロストーク、遅延について表示し、最後に各々が規定を超えているか否かの総合判定を表示している。ノイズ対策案選定部109は、画面上に表示された対策案の中から、最適な対策案を選定し、最終配線決定部111は、ノイズ解析結果表示部108で選ばれた対策案に従い最終配線を行う。

10 【0022】図3は、図1に示したノイズ解析設計支援装置の動作手順を示すフローチャートである。初期基板配線設計後にその配線によりノイズ解析が行われる。その解析結果の中に、予め設定されたノイズ規定値を超えるノイズがないか調査し(ステップ200)、規定値を超えるノイズが無ければ、すぐにプリント基板の製造に移り、規定値を超えているノイズがあれば、対策作業へと移る。

20 【0023】ノイズが規定値を超える場合には、ノイズの種類を判断するステップ201に進み、ノイズが規定値を超えた信号に対してノイズの種類(反射、クロストーク、遅延)の区別を行う。ノイズの種類の区別方法としては、図4の示す様に、信号の立上がり、立下がり部分で発生しているノイズは「反射」とみなし、信号が“Low”，“High”の安定した部分で発生しているノイズは「クロストークノイズ」と判断する。

30 【0024】ノイズの種類、信号の種類により区別された信号に対し、ノイズ対策ノウハウの順に従って配線変更を行い、可能な全ての対策案を決定する。ステップ202は「反射」の対策を行うステップであり、対策検討順序としては、配線順序変更、配線ルート変更(集中負荷、等長配線、T分岐配線)、終端、ダミー負荷、負荷分割となる。ステップ203は「クロストーク」の対策を行うステップであり、対策検討順序としては、近接ラインの間隔を広げる、配線ルートを変える(平行配線長を短くする)、クロストークノイズを出すラインの立上がり立下がりを鈍らせる、間にグラウンドラインを入れる、タイミングをずらすとなる。ステップ204は「遅延」の対策を行うステップであり、対策検討順序としては、配線長を変える(タイミングに合わせる)、配線順序を変える、タイミングを見直す、となる。これらの対策検討を行うことにより、全てのノイズ対策案が導き出される。

50 【0025】ステップ202、203、204に後はステップ205に進み、導き出された対策案のノイズ解析を行い、次のステップ206では、対策案のノイズ解析結果(反射、クロストーク、遅延)、各ノイズの規定値、総合判定結果をマトリックス状に総て画面上に表示する。そして、ステップ207で、画面上に表示されたノイズ解析結果の中から最適の対策案を選び最終配線変更を行う。

【0026】以上述べたノイズ解析設計支援装置の動作を、前述した図10の例を用いて説明する。この回路は、ドライバAに対しレシーバB、Cが接続されており、図10(a)が初期配線となる。配線は、A、B、Cの順で最短で配線されており、配線には全く問題は無いが、これをノイズ解析すると、図10(b)のノイズ解析波形の如く、Lth (Lowのスレッシュホールド) 付近で反射が発生し誤動作の原因となる。この結果、ノイズ対策が必要と判断され、ノイズ対策作業へと移る。ノイズ対策作業へと移ると、まずノイズの種類が区別される。

【0027】この信号の場合、立下がり部分で発生しているノイズなので「反射」と判定され、反射のノイズ対策ノウハウの対策順序に従い、下記手順で対策案が検討される。

(1) まず配線順序変更を行い、A、C、Bの順で配線が行なわれる。しかし、図10(a)の初期配線より配線長が長くなり反射も消えないため、不採用となる。

【0028】(2) 次に、配線ルート変更 (集中配線、等長配線) が行われる。しかし、集中配線においては、部品実装位置から初期配線以上にB、Cを近づけるのは不可能である。また、等長配線においては、AからB、Cの中間まで配線を行いそこからB、Cへ配線することにより等長配線ができるが、ノイズ解析結果ではまだ反射があるため、不採用となる。

【0029】(3) 次に、終端追加が行われ、図10(c)の如く、Cの後にAC終端が追加される。この結果、反射はかなり改善される為、対策案の候補に採用される。この時、CからAC終端までの配線は最短で行われるが、平行ラインがあり、この結果、クロストークノイズが大きくなる。この対策案として、CからAC終端までの配線ルートを変え、平行線長を短くした対策案図10(e)が対策案の候補として採用される。

【0030】(4) 次に、等長配線+終端追加が行われ、図10(g)の如く、等長配線の後にAC終端が追加される。この結果、反射は全く無くなり、対策案の候補に採用される。

(5) 最後に、負荷分散が行われ、A、BとA'、Bに分散されるが、ノイズ解析の結果反射が消えない為、不採用となる。以上の処理手順により、図10(a)の回路のノイズ問題に対する対策案の候補が決定される。

【0031】同じ様に、クロストーク、遅延についても下記手順で対策案が検討される。

【クロストークノイズの対策案検討手順】

- (1) 近接するラインの間隔を広げる。
- (2) 配線ルートを変え、平行するラインの長さを短くする。
- (3) クロストークを出すラインの立上がり、立下がり時間を鈍らせる。
- (4) ライン間にグラウンドラインを入れる。

(5) 使用するタイミングをずらす。

【0032】〔遅延の対策案検討手順〕

- (1) 配線長を短くして遅延を抑える。
- (2) 配線順序を変えて遅延を抑える。
- (3) タイミングを見直す。

【0033】上記のノイズ対策検討がノイズ問題となっている全ての信号に対して行われ、その対策案とノイズ解析結果がマトリックス状に表示される。この解析結果の中には、反射の他にクロストーク、遅延の解析結果も同時に表示され、反射対策による他のノイズへの影響も総合的に評価される。図5では、初期解析の他に先程検討した対策案によるノイズ解析結果が表示されている。

【0034】図10のAC終端対策ルート1では、O.S (オーバーシュート) が5.2Vから5.1Vに下がり、U.S (アンダーシュート) も1.0Vから0.7Vに下がっている。しかし、クロストークは0.3Vから0.6Vに上がり、遅延も2.0nsから3.0nsに増えており、クロストークが規定値よりオーバーとなる。

【0035】AC終端対策ルート2では、O.Sが5.2Vから5.1Vに下がり、クロストークが0.3Vから0.2Vとなり、遅延が2.0nsから3.5nsとなり、規定値内であるが、U.Sは1.0Vから0.8Vに下がっているが規定値と同じになり、U.Sオーバーとなる。

【0036】等長配線+AC終端では、U.Sが0.8Vから0.0Vに下がったのを含めO.S、クロストーク、遅延共に下がり、全て規定値内となる。この結果から、ECLKの3つのノイズ対策案の中から、最終的に設計者の判断により最良の等長配線+AC終端の対策案が採用され、この案に従い配線変更が行われる。

【0037】前記のノイズ対策作業では、対策案の検討と同時にノイズ解析も同時に行われたが、図5では、採用された対策案を画面上に表示する。その中から設計者が一つ対策案を選び、その対策案についてのみノイズ解析を行い、その解析結果から対策案を最終対策案として採用するか否かを決める。これにより、採用された全ての対策案について行われる配線変更、ノイズ解析時間が省略でき、ノイズ対策検討時間を短縮できる。

【0038】前記のノイズ対策作業では、対策案に従い実際に配線変更を行い、その実配線長にてノイズ解析を行っているが、配線変更は行わず、各素子間のマンハッタン長にて配線長 (図6参照) を算出し、ノイズ解析を行う。これにより、採用された全ての対策案について行われる実配線変更、実配線によるノイズ解析時間が省略でき、ノイズ対策検討時間を短縮できる。

【0039】また、図7に示すように、マトリックス状に表示されたノイズ対策案の中から一つ選びそのパターン図と解析結果の波形を同時に表示することにより、配線ルート、配線状況を確認し、更に、ノイズ対策案とノイズ解析結果の相関関係をビジュアルに評価できる。

【0040】また、ノイズ対策案を検討する際にはノウハウ蓄積部のノウハウが利用されるが、図8に示すように、蓄積されたノウハウと解析結果から得られた対策案を纏め各素子毎の配線規則（配線ルール）を提供する、このときノイズが規定値内に収まる配線の許容範囲もあわせて提供することにより、同じ問題を繰り返さずに更にノイズの知識を持たない人へのアドバイスも可能となる。

【0041】また、図9に示すように、初期配線前に、配線する素子の型式、素子の位置、配線順序からノウハウ蓄積部やワイヤリングルール部に類似した配線がないか検索する。もし、類似の配線があった場合は、以前に解析したノイズ解析結果や配線結果を提示することにより、初期配線段階でノイズを考慮した配線が行え、配線後のノイズ問題を無くすることができる。

【0042】

【発明の効果】本発明によれば、初期基板配線設計後にノイズ解析を行い問題があれば対策案をアドバイスしその中から最適の対策実施することにより、配線変更とノイズ対策の試行錯誤による繰り返し工数を削減でき、ノイズ解析時間を短縮できるという効果がある。また、ノイズ解析によるノウハウを蓄積していくことにより設計ルールが確立され、この配線ルールに従い初期配線することによりノイズを考慮した配線設計ができるという効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例に係るノイズ対策設計支援装置のブロック構成図である。

【図2】図1に示す実施例における対策案のノイズ解析

結果をマトリックス状に表示した図である。

【図3】図1に示す実施例の動作手順を示すフローチャートである。

【図4】ノイズ（反射、クロストーク）の区別方法を説明する図である。

【図5】図1に示す実施例における対策案指定によるノイズ解析方法を説明する図である。

【図6】図1に示す実施例におけるマンハッタン長を説明する図である。

【図7】図1に示す実施例における対策案指定によるパターン、解析結果、解析波形の表示方法を説明する図である。

【図8】図1に示す実施例における配線ルールの内容を説明する図である。

【図9】図1に示す実施例における初期配線前での類似配線のノイズ解析結果、配線結果の表示方法を説明する図である。

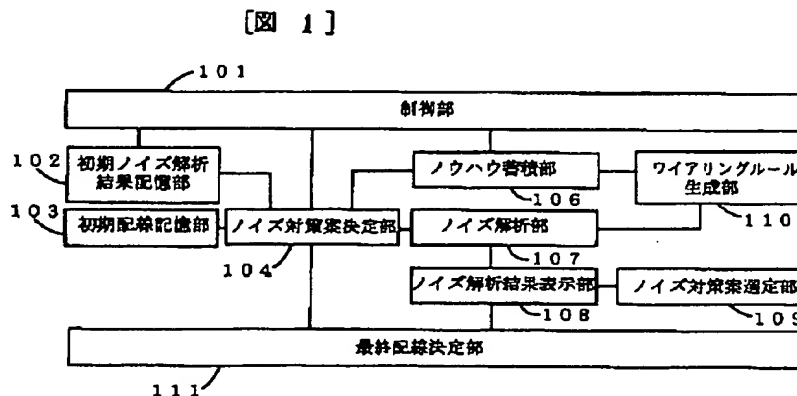
【図10】初期配線とノイズ解析結果の具体例を示す図である。

【図11】従来のノイズ解析の処理手順を示すフローチャートである。

【符号の説明】

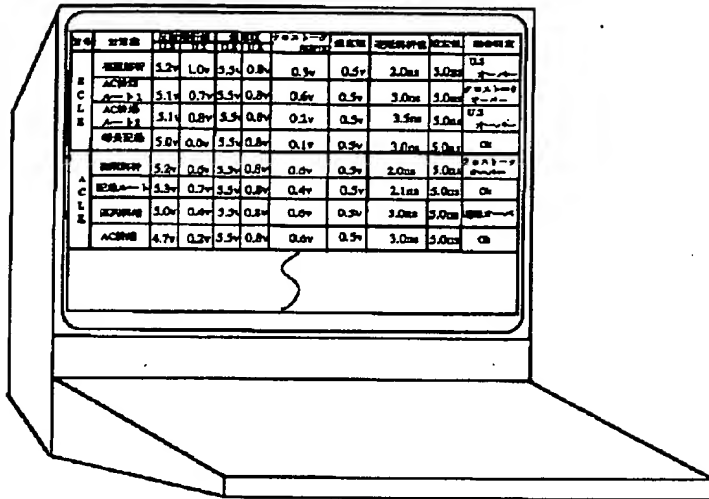
101…制御部、102…初期ノイズ解析結果記憶部、103…初期配線記憶部、104…ノイズ対策案決定部、106…ノウハウ蓄積部、107…ノイズ解析部、108…ノイズ解析結果表示部、109…ノイズ対策案選定部、110…ワイヤリングルール生成部、111…最終配線決定部。

【図1】



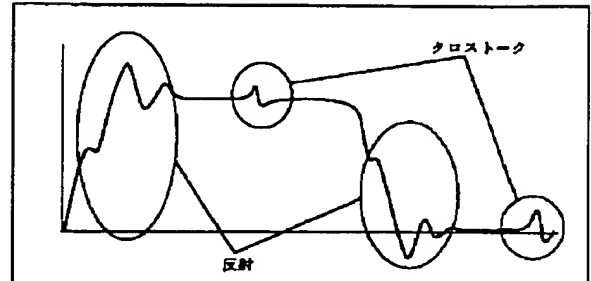
【図2】

【図2】



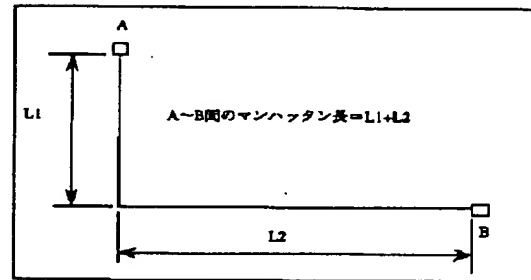
【図4】

【図4】



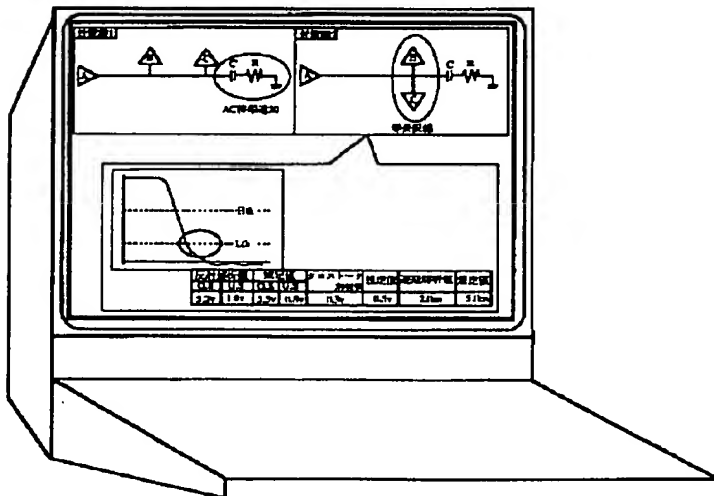
【図6】

【図6】

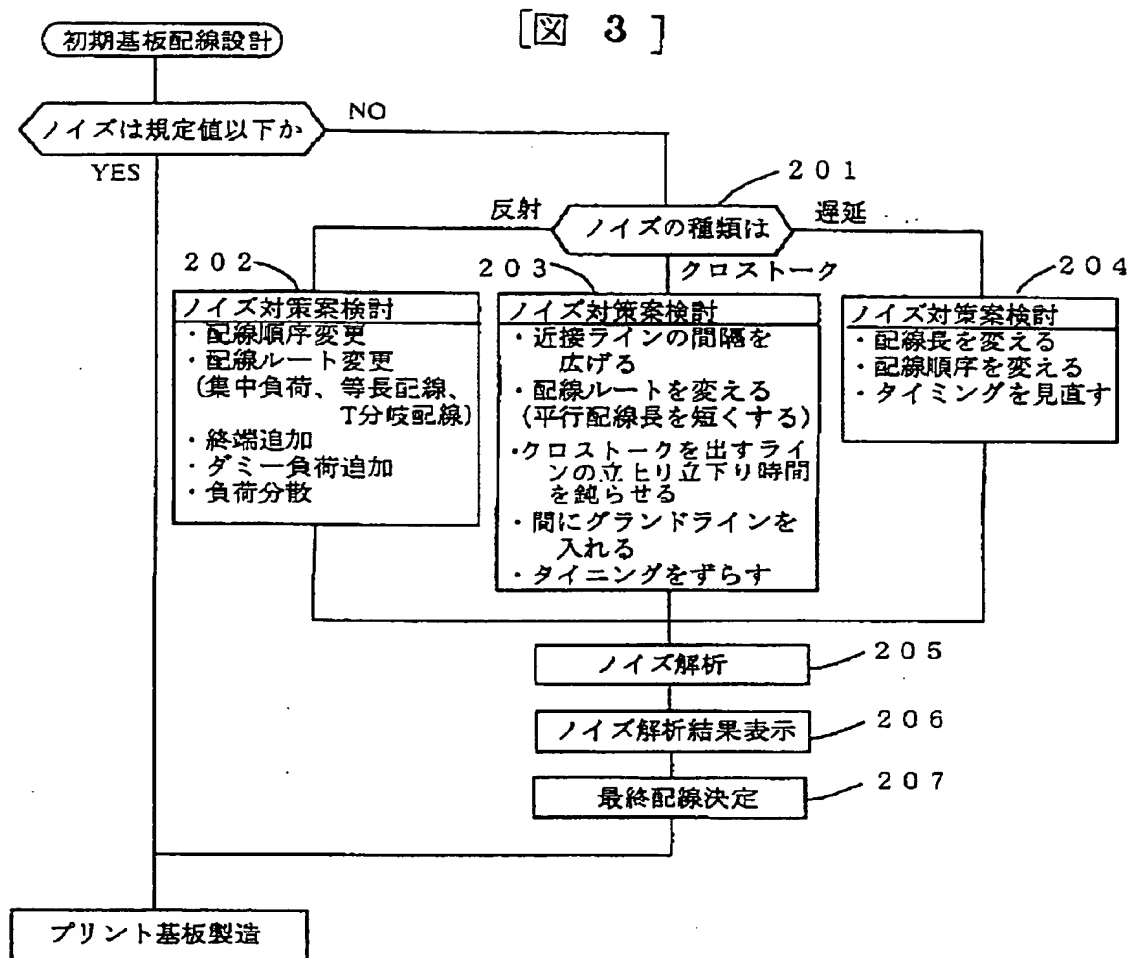


【図5】

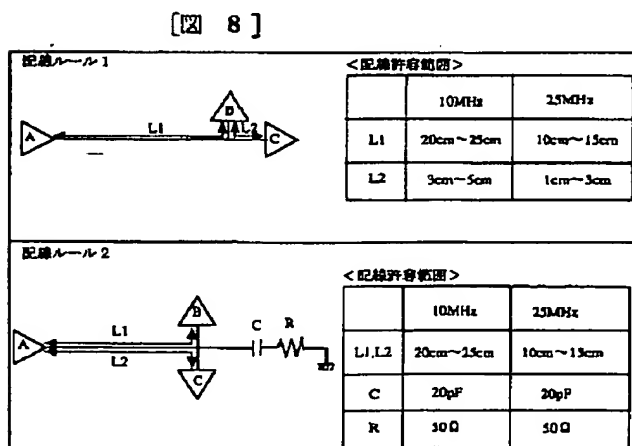
【図5】



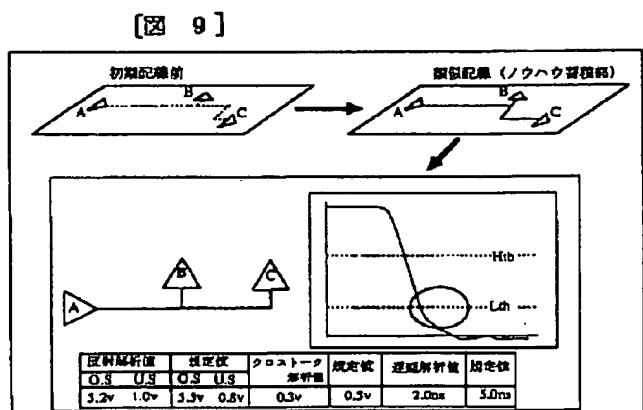
【図3】



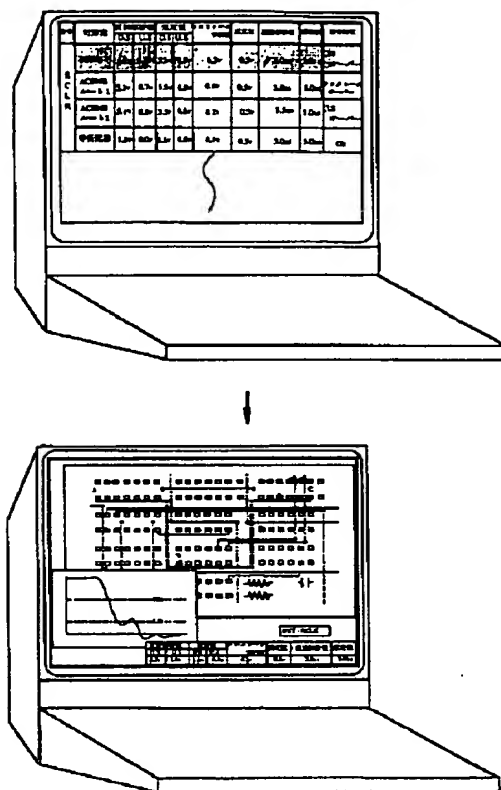
【図8】



【図9】

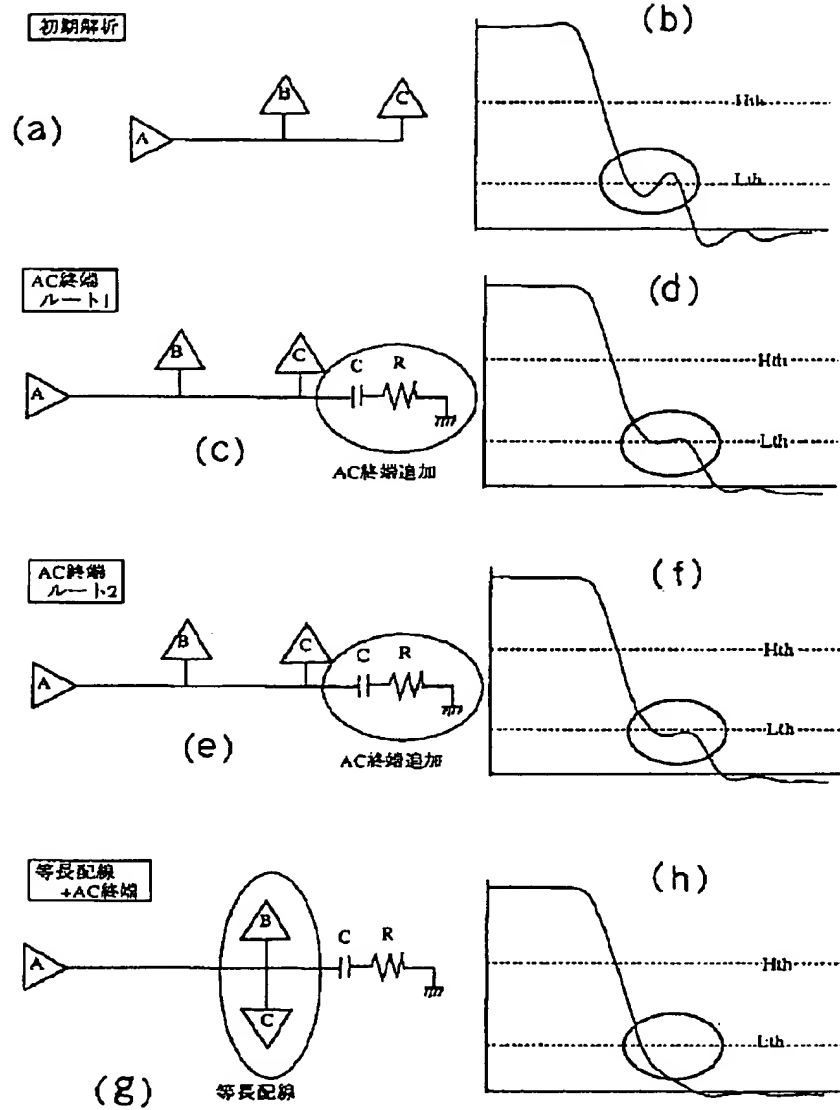


[X 7]



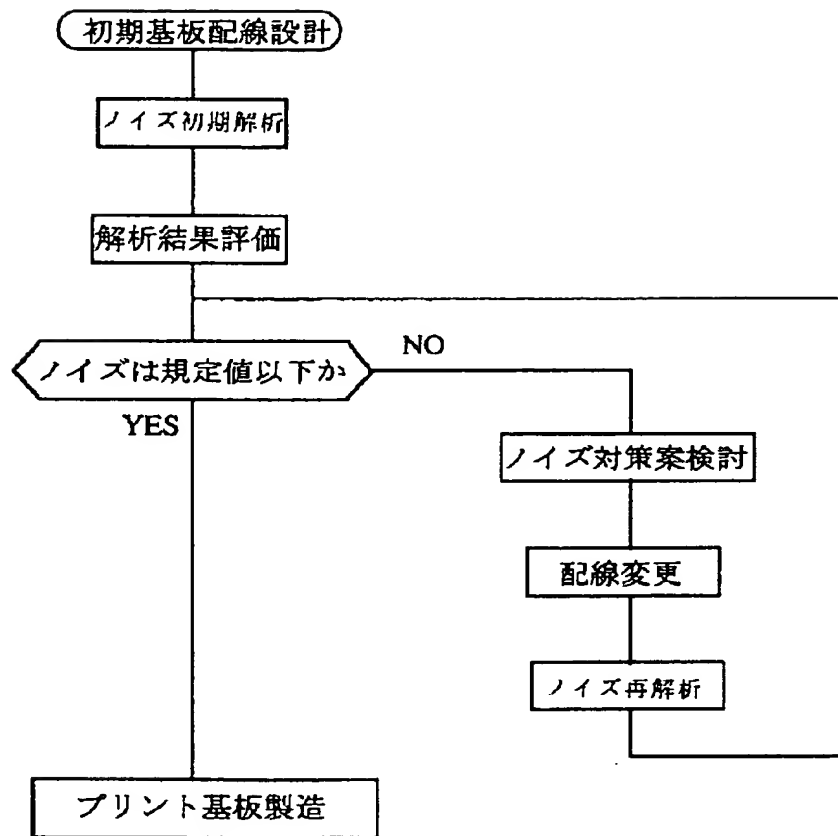
【図10】

【図 10】



【図 11】

【図 11】



フロントページの続き

(72)発明者 河村 敏明
 茨城県日立市大みか町五丁目2番1号 日立プロセスコンピュータエンジニアリング株式会社内

(72)発明者 菫田 英明
 茨城県日立市大みか町五丁目2番1号 株式会社日立製作所大みか工場内

(72)発明者 山本 哲也
 茨城県日立市大みか町五丁目2番1号 株式会社日立製作所大みか工場内

(72)発明者 石井 美千夫
 茨城県日立市大みか町五丁目2番1号 日立プロセスコンピュータエンジニアリング株式会社内

(72)発明者 小沢 修一
 茨城県日立市大みか町五丁目2番1号 日立プロセスコンピュータエンジニアリング株式会社内